

54. Analysewerkzeuge für Worst-Case Execution Time (Attributanalyse)

1

Prof. Dr. rer. nat. Uwe Aßmann 1) WCETA mit AIT

Institut für Software- und
Multimediatechnik

Lehrstuhl Softwaretechnologie

Fakultät für Informatik

TU Dresden

<http://st.inf.tu-dresden.de>

Version 12-1.0, 12.01.13



Softwareentwicklungswerkzeuge (SEW) © Prof. Uwe Aßmann

Obligatorische Literatur

- 2
- ▶ Reinhold Heckmann, Christian Ferdinand. Worst-Case Execution Time Prediction by Static Program Analysis. AbsInt Angewandte Informatik GmbH. Science Park 1, D-66123 Saarbrücken, Germany, http://www.absint.com/aiT_WCET.pdf
 - ▶ www.sureal-projekt.de



54.1 AiT - Worst-Case Execution Time Analyzer

3

<http://www.absint.com/ait/>



Softwareentwicklungswerkzeuge (SEW) © Prof. Uwe Alßmann

3

Was ist AiT?

4

- ▶ AiT ist ein Analyser für "worst-case execution time" (WCET)
 - berechnet die längste Ausführungszeit eines Programmes, z.B. für Echtzeitsysteme
 - berechnet dazu für jedes Statement ein Attribut (Attributanalyse), wie lange es höchstens dauert
 - bezieht eine Cache-Analyse und eine Pipeline-Analyse mit ein
- ▶ AiT benutzt PAG und abstrakte Interpretation



Warum braucht man WCET?

5

- Sicherstellung der Ausführungszeiten der Tasks innerhalb bestimmter Schranken des Echtzeitsystems:

Beispielanwendungen
fly by wire Flugzeuge
Airbagsysteme
Motorsteuerung
ABS-Steuerung
brake by wire

Probleme
Komplexe Laufzeitbestimmung durch Caches und Pipelines
Analysemethoden, die Caches und Pipelines ignorieren, liefern zu hohe Zeitschranken → Ressourcenverschwendung
Test- und Messverfahren unsicher, keine Garantie der oberen Schranken möglich

- aiT berechnet automatisch obere Zeitschranken
Worst-Case Execution Time (WCET)



12.01.13



5

Schritte

6

- 1) Kontrollfluss-Analyse:** Rekonstruktion des Kontrollflusses aus den ausführbaren Binärdateien des zu analysierenden Systems
- 2) Value-Analyse:** Bestimmung von Schleifengrenzen und Berechnung von Adreßbereichen für Instruktionen, die auf den Speicher zugreifen
- 3) Cache-Analyse:** Klassifizierung der Speicherzugriffe als Cache-Treffer oder Cache-Verfehlen
- 4) Pipeline-Analyse:** Vorausberechnung des Verhaltens der Prozessor-Pipeline
- 5) Pfadanalyse:** Bestimmung des Worst-Case-Ausführungspfades

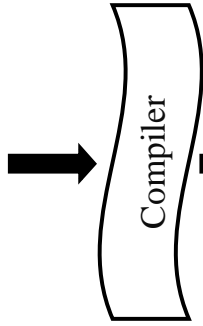


Überblick

7

Sourcecode

```
void do_something()
{
    sleeping();
    eating();
    while(drinking())
    {
        drink_more();
    }
}
```



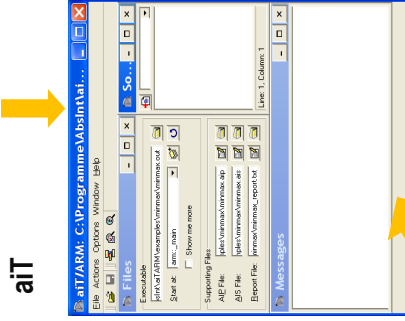
Compiler



Binärdatei

```
à -€@€† | @€ . @€ . bKÿÿöÿ
```

Spezifikationen zu
Prozessor



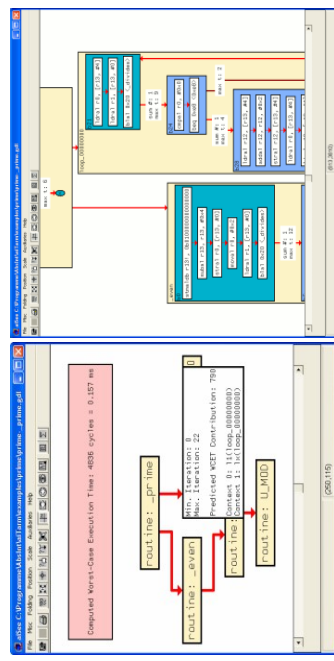
Einsparungspunkte im
Programm



Worst-Case-
Execution-Time



Visuelle Darstellungen
des Tools



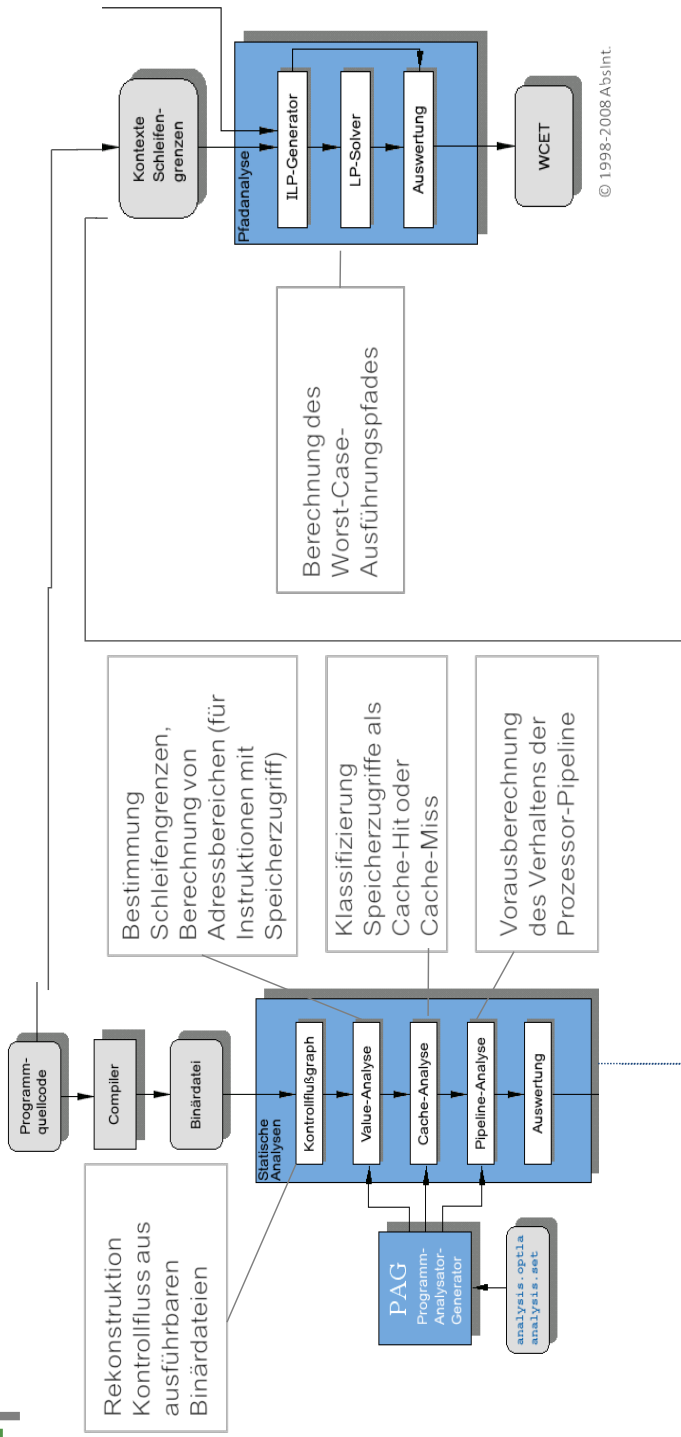
12.01.13

© 1998-2008 AbsInt

7

Phasen-Struktur von AiT

8



Behandlung von Schleifen

- Schleifen und Rekursionen verursachen großen Teil der Ausführungszeit
→ gesonderte Behandlung notwendig
- meistens im 1. Durchlauf der Schleife Daten in den Cache geladen, danach meist nur noch Cachezugriffe:

Naive Methode:

- Zusammenfassung des Zustandes des Caches vor Schleife mit Zustand nach Schleife
- Informationen über Schleifenverhalten geht verloren

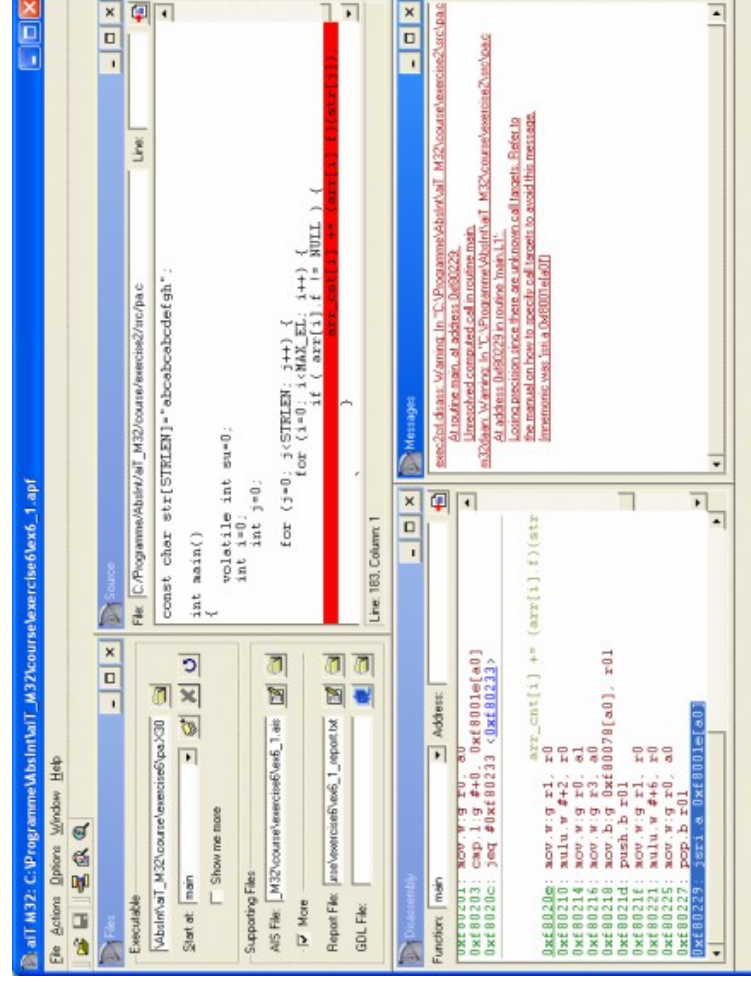
aiT:

- Programm-Analysator-Generator PAG nutzt implementierte Methoden zum virtuellen Abrollen der Schleifen
- Analyse der Speicherzugriffe einzelner Schleifendurchläufe möglich



AiT Screenshot

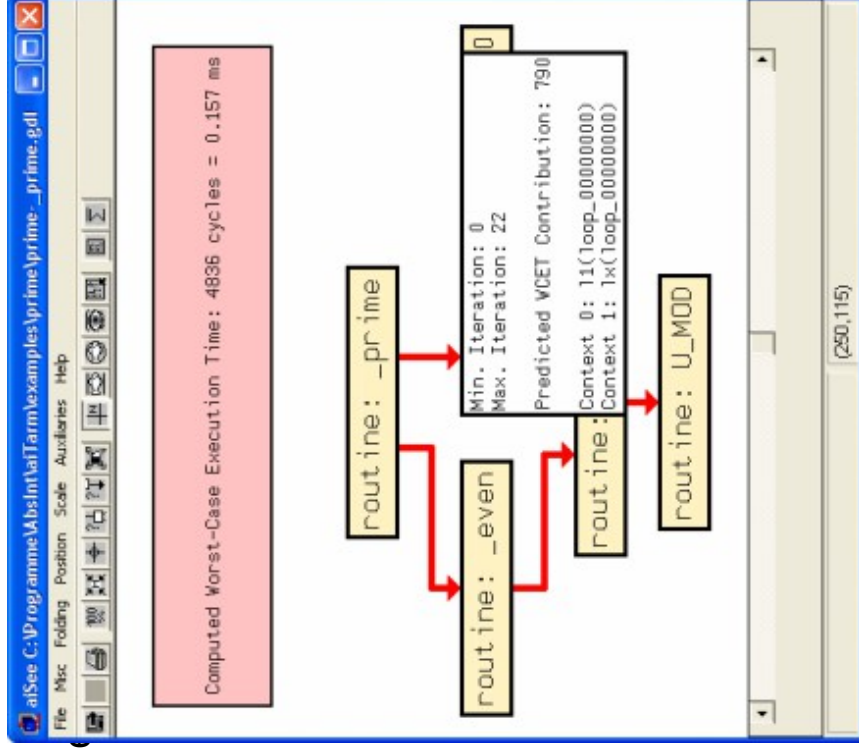
- ▶ Die folgenden Bilder sind aus <http://www.absint.com/ait/galerie.htm>



Präsentation einer WCET

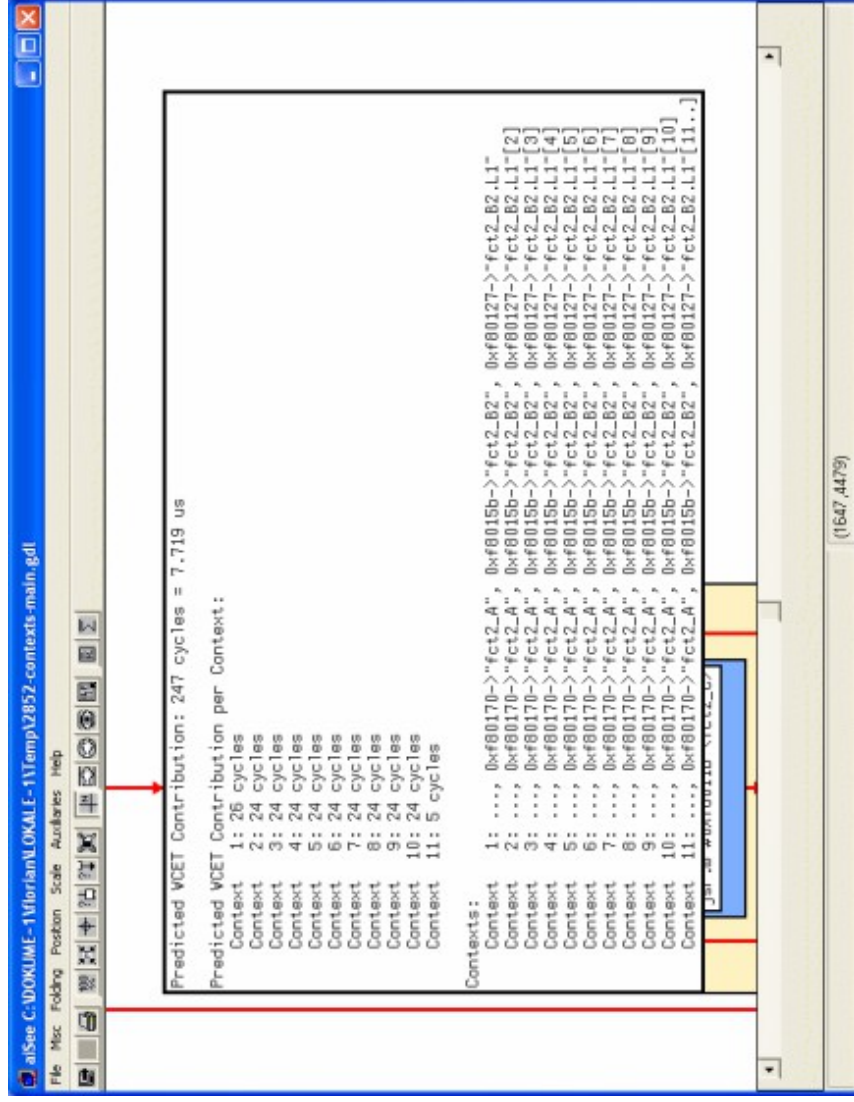
- ▶ Interprozedurale Analyse
- ▶ Unterscheidung von Aufrufkontexten

11



Berechnete Attribute

12



Schlechtester Pfad in Rot

13

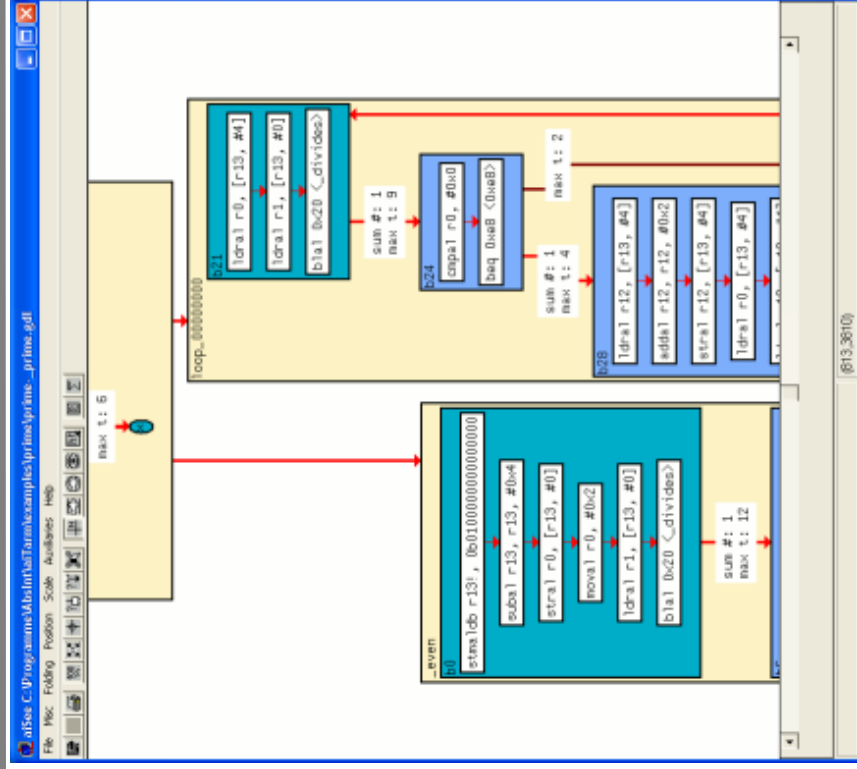


aiT für ARM7 TDMI - Basisblock-Ansicht

14

sum #: Anzahl Durchläufe im schlimmsten Fall
max t: die WCET des Basisblocks, von dem die Kante ausgeht.

Für jede Instruktion kann die Menge aller möglichen Pipeline-Zustände visualisiert werden



aiT für MPC5xx: Visualisierung der Ergebnisse der Pipeline-Analyse

15

Für eine einzige Instruktion: Jeder gelbe bzw. grüne Untergraph entspricht einem Pipeline-Zustand.

Der in aiT integrierte Graph-Browser aiSee ermöglicht interaktives Erkunden von CPU- und CPU-Core-Zuständen an beliebigen Stellen im Graphen.



Prof. U. Asmann, Softwareentwicklungswerkzeuge (SEW)



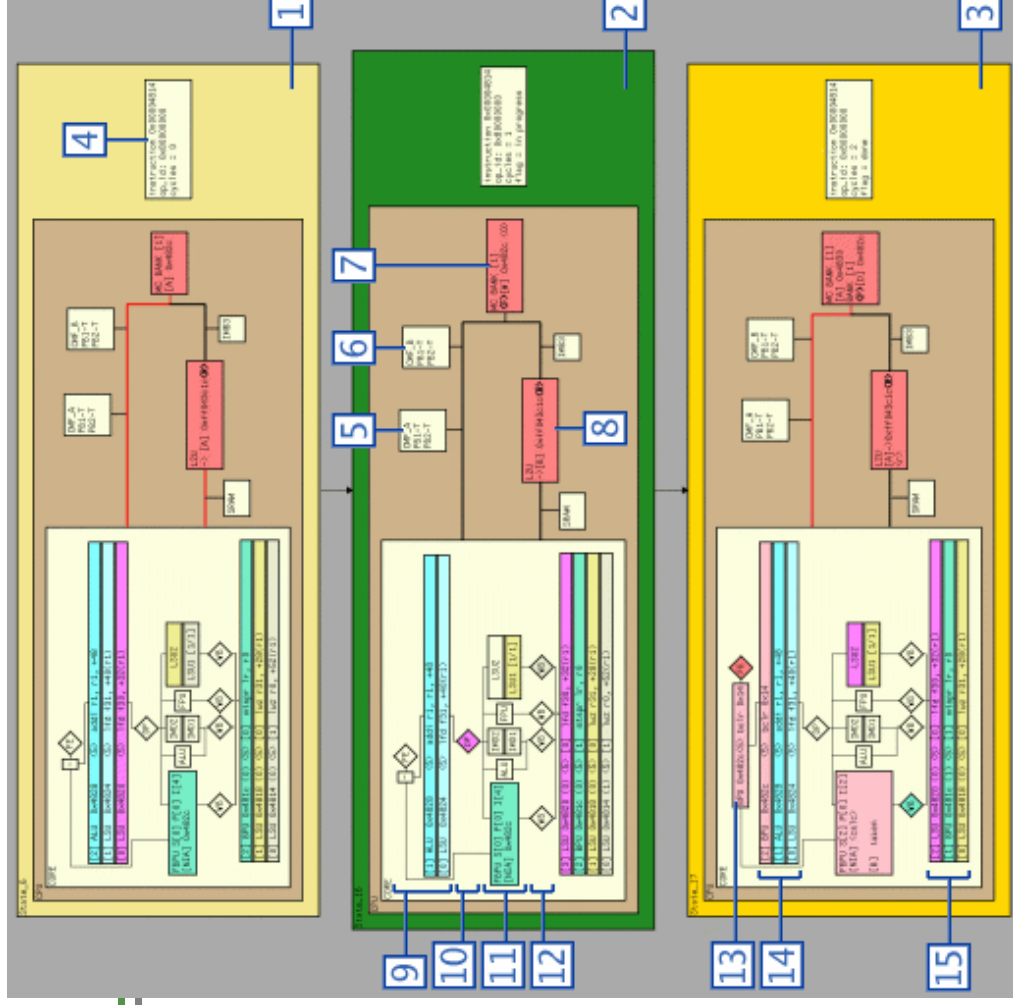
aiT für MPC5xx

16

Visualisierung der Pipeline-Analyseergebnisse

1. Startzustand*
2. Zwischenzustand*
3. Endzustand*
4. Zustandsbeschreibung
5. Flash A
6. Flash B
7. Memory-Controller
8. L2U
9. Fetch
10. Dispatch
11. Execute
12. Write-back
13. Decode-Buffer
14. Prefetch-Queue
15. History-Queue

Prof. U. Asmann, Softwareentwicklungswerkzeuge (SEW)



The End

17

- ▶ Für fly-by-wire und andere sicherheitskritische Anwendungen ist WCETA notwendig
- ▶ Die Ergebnisse können zur Zertifizierung der Anwendungen eingesetzt werden (z.B. gegenüber dem TÜV)